

Svar till tentamen 2014-10-28

(Redovisa alltid fullständiga lösningar på tentan, svar räcker inte!)

1a $R_1 = 2,8 \text{ k}\Omega$

$R_3 = 1,1 \text{ k}\Omega$

b Triangelväg

c $X_2 = 295$

$X_1 = 8$ eller högre

d • Halvera X_2

• Ändra "counter+1" $\rightarrow$ "counter+2", "counter-1" $\rightarrow$ "counter-2"
och "1111111" $\rightarrow$ "1111110"

• Ändra "1111111" $\rightarrow$ "0111111" (men då halveras amplituden)

... fler lösningar finns...

e $V_a = -2,45 \text{ V}$

$V_c = 4,55 \text{ V}$

f $R_2 = 6 \text{ k}\Omega$

$R_5 = 5,6 \text{ k}\Omega$

g Det finns många möjligheter. Exempel:

```
...  
elsif rising_edge(clock_in) then
```

```
  if counter = X2 then
```

```
    counter2 <= counter2 + 1;
```

```
    counter <= (others => '0');
```

```
  else
```

```
    counter <= counter + 1;
```

```
  end if;
```

```
end if;
```

```
...
```

där $X_2 = 591$ och $X_1 = 9$ eller högre

2a 01001101

$$b \quad 54 \xrightarrow{0/0} 51$$
$$S5 \xrightarrow{0/0} S3$$

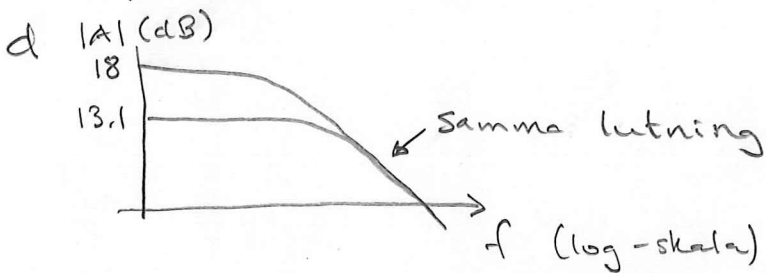
- Klockning görs med if rising-edge (CLK) then ...,
 inte if CLK = '1' then ...
- Reset saknas 
- Defaultvärde LEDG <= '0' saknas

```
entity ...
...
    reset: in std_logic;
...
if reset = '0' then
    state <= START;
elsif rising-edge(CLK)...
```

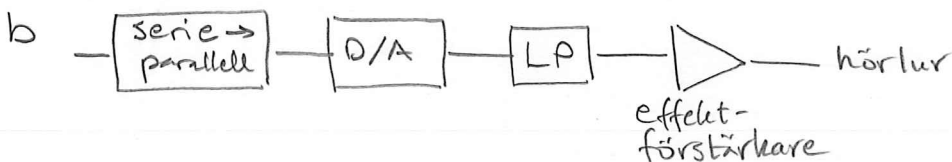
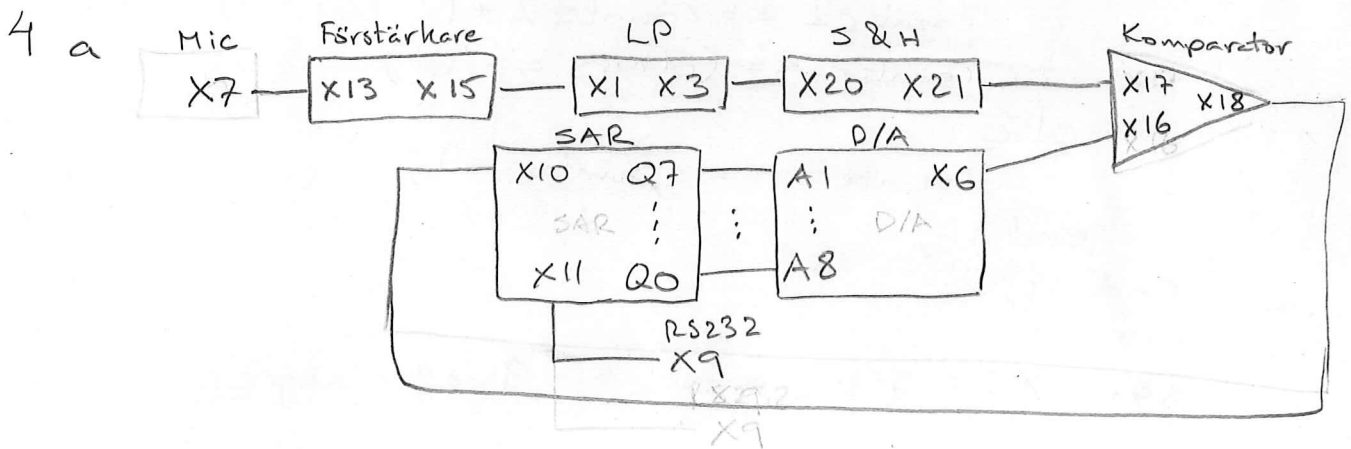
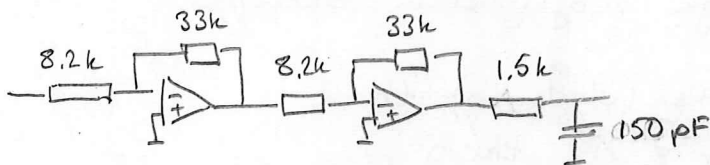
3a AC Analysis

b $R_2 = 12 \text{ k}\Omega$

c 7.5 MHz



c Exempel på lösning, många andra finns:



C Sändare: Motverka vinkningsdistorsion vid sampling
Mottagare: Utjämna trappsteg från D/A